

関西 EAC 第472回例会のご案内

■ テーマ 設計技術(CAE&3DCAD)

■ 日時 2017年4月21日(金)09:45~17:00

■ 場所

富士ゼロックス株式会社(大阪市) Document CORE Osaka
 大阪市中央区本町3-5-7 御堂筋本町ビル
 ショールーム2F セミナールーム1

[アクセス](#)

■ 交通手段

地下鉄御堂筋線 本町駅下車3番出口上ル

[アクセス](#)

■ 備考

担当幹事 株式会社島津製作所 出氏 / 株式会社GSユアサ 萩尾氏
スケジュール

9:45~10:00	事務局連絡、会長挨拶
10:00~11:00	<p>【デバイス発表1】 『ANSYS AIM ~すべての設計・開発エンジニアのためのマルチフィジックス解析~』 サイバネットシステム株式会社 メカニカルCAE事業部 技術部 喜多 雅子様 昨今、製品開発において、様々な分野でシミュレーションが活用されています。構造解析や、熱流体解析、電磁場解析など、さまざまな物理領域の検討が必要であり、設計現場においても多様な物理環境に対する設計&解析への対応を求められています。 本セッションではこれらのニーズに対応した“ANSYS AIM”をご紹介します。</p>
11:00~12:00	<p>【研究発表1】 『現状の検図と正しい検図』 A&Mコンサルト コンサルティング部 中山 聡史様 図面の品質を確保するうえで「検図」は重要な作業ですが、中堅企業のアンケート調査によると、多くの開発現場で設計者個人による「自己検図」に委ねており、第三者が確認しないまま製造部門に出図されています。その現状実態と本来あるべき検図の内容をご紹介します。</p>
12:00~12:30	<p>【会員企業ショート発表】 『リードタイム短縮による圧倒的競争力を実現するプロセス改革サービスのご紹介』 キヤノンITソリューションズ株式会社 エンジニアリングソリューション事業部 西日本営業部 技術支援課 課長 浜路 陽子様</p>
12:30~13:30	昼食
13:30~14:30	<p>【研究発表2】 『製品の多性能の同時満足化のためのセットベース設計手法(PSDソルバー)』 電気通信大学情報理工学研究所 名誉教授 石川 晴雄様 株式会社フォトン 福永 泰大様 製品の各種機能(ユーザー利用機能、その実現のためのレイアウト等を含む基盤的技術機能)やコスト、軽量化、環境対応性など、背反性能を含む多性能を同時に満足する設計の範囲(セット)解を求める手法(PSDソルバー)について紹介します。この手法は分野間の摺合せのブレイクスルーとしての手法であり、設計プロセスの手戻りを減少させ、結果的に製品開発の期間短縮に寄与する手法です。その考え方、設計プロセス、適用例などについて紹介します。</p>
14:40~15:40	<p>【研究発表3】 『Hyper Lynx DRCを活用したEMI設計の「気づき」事例』 (株)島津製作所総合デザインセンター設計技術ユニット電気設計グループ 主任 磯野 浩孝様 メンター・グラフィックス・ジャパン株式会社 牧野 高明様 EMI問題の対処は難しく、設計上流からの対策検討が重要視されています。製品分野が多様にわたる島津製作所では、EMIシステム対策で得た知見をそのまま社内にも水平展開することは難しくなっています。そのため基板設計時の対策に、ルールチェック技術を活用しています。 今回の発表では、HyperLynx DRC運用を進めた際に、顕在化した設計課題を事例を交えながら紹介します。またナレッジより開発したカスタムDRCの効果に対する検証事例もご紹介します。</p>
15:50~16:50	<p>テーマ別グループディスカッションと発表 発表を通して設計における課題を考える。 ・いろいろな設計手法 ・デジタルデータの検図 ・設計におけるCAEの活用</p>

16:50~17:00 次回例会案内、事務局連絡

17:30~19:30 【懇親会】
成駒屋 本町店で開催します。会費は当日徴収します。
※事前予約制ですので、当日キャンセルのないようにお願いいたします。
